

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 61-046685

(43)Date of publication of application : 06.03.1986

(51)Int.Cl.

H04N 7/137
H04B 1/66

(21)Application number : 59-169011

(71)Applicant : NEC CORP

(22)Date of filing : 13.08.1984

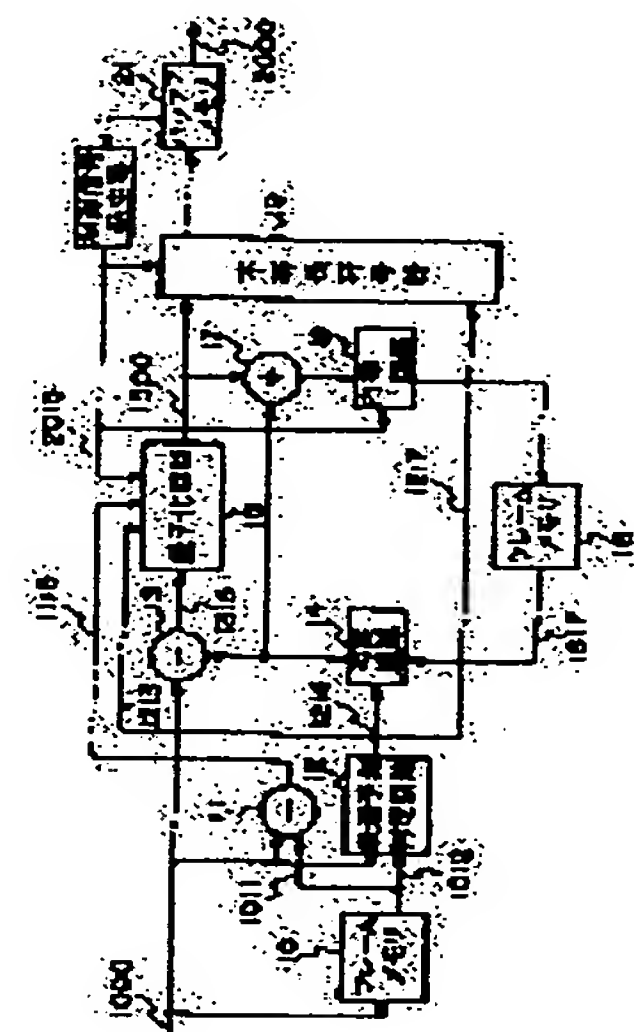
(72)Inventor : FURUKAWA AKIHIRO

(54) PREDICTION ENCODER OF MOVING PICTURE SIGNAL

(57)Abstract:

PURPOSE: To prevent the occurrence of the information derived from noise and jitter of a sampling pulse by discriminating more precisely a still area with respect to an input moving picture signal and applying the coarse quantization with respect to a predicted error signal in the discriminated still area.

CONSTITUTION: An input moving picture signal is supplied to a frame memory 10, optimum prediction/deciding circuit 12 and subtractors 11 and 13. Said circuit 12 selects one predicting function, which minimizes the predicted error, with the aid of the input moving picture signal and a picture signal supplied from the frame memory 10, and supplies it to a variable delay circuit 14, quantizing circuit 15 and anisometric encoder 19. The quantizing circuit 15 quantizes the predicted error supplied from the subtractor 13, where four kinds of quantization characteristics are used. Namely, a norm of an optimum predicting function from the optimum prediction deciding circuit 12 is calculated. After the block is decided to be in the moving area or in the still area, a quantization characteristic with a wide dead zone is selected when the said block is decided to be in the still area.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(4)

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭61-46685

⑬ Int. Cl. 4

識別記号

庁内整理番号

⑭ 公開 昭和61年(1986)3月6日

H 04 N 7/137
H 04 B 1/66

8321-5C
6745-5K

審査請求 未請求 発明の数 1 (全6頁)

⑮ 発明の名称 動画像信号の予測符号化装置

⑯ 特 願 昭59-169011

⑰ 出 願 昭59(1984)8月13日

⑱ 発 明 者 古 川 章 浩 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称 動画像信号の予測符号化装置

2. 特許請求の範囲

複数の予測関数より最適予測関数を決定する手段、該最適予測関数を用いて予測信号を発生する手段、該予測信号と入力された動画像信号とから、予測誤差信号を得る手段、該入力される動画像信号を少なくとも1画面記憶する手段、該記憶手段出力の動画像信号と該入力される動画像信号とからフレーム差分信号を発生する手段、該フレーム差分信号に基づいて符号化しようとする画素が動き部分にあるか静止部分にあるか判定する手段、該判定結果に基づいて符号化しようとする画素が静止部分にある場合は、前記予測誤差信号に対して粗い量子化を行なえる量子化手段、を具備することを特徴とする動画像信号の予測符号化装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、テレビ会議信号など動画像信号を帯域圧縮符号化する装置に関するものである。

(従来技術とその問題点)

テレビジョン信号を始めとする動画像信号(以後これをテレビジョン信号で代表する)を圧縮符号化する方法としては従来からフレーム間予測符号化方式が知られている。このフレーム間予測符号化方式は、メモリに記憶された過去のフレームと符号化しようとする現在のフレームの間で同じ位置の画素の輝度振幅値の差分をとり、それを量子化して伝送する方式である。この方式は、静止面や動きの領域の面積が小さな画像が入力される場合には極めて大幅な圧縮が可能となるが、反面動き領域の面積が大きくなるにつれ、急激に圧縮率が低下する欠点がある。この欠点を補うものとして動き補償符号化方式があげられる。この方式は画素毎にあるいはある大きさのブロック毎に、物体の動きに対応した動ベクトルを求め、この動

ベクトル分だけ空間的に変位を補正してフレーム差分を計算する方法である(二宮、「フレーム間符号化における動き補正」電子通信学会技術研究報告 vol.78、No 39、1984)。

いずれの方式を用いる場合でも静止画の入力に対して、あるいは、動画においても静止領域に対しては、本来、何らの情報も発生しないはずであるが、実際にはサンプリングパルスのジッタや入力画像信号そのものに含まれる雑音の影響で輝度振幅値にレベル変動が生じ、静止画や静止領域に対しても多くの情報が発生する場合が多い。そのような場合には伝送路容量の制約のため、サブサンプルなどを行なって発生情報量を減少させるような符号化制御が行なわれる。その結果、静止領域においても空間解像度の低下、即ちボケが生じる。静止領域は、動画像としては、本来は何らの情報も発生しない領域であるから、これは不自然な制御による欠点である。

この欠点を補うために、複数の予測関数の中から選択された予測関数が、静止領域に適した予

(3)

(発明の目的)

本発明は、予測符号化を行なうにあたり、入力動画像信号に対し静止領域をより正確に判別し、判別された静止領域の予測誤差信号に対しては粗い量子化を適用することで雑音やサンプリングパルスのジッタに由来する情報の発生を抑圧することを目的とする。

(発明の構成)

本発明は複数の予測関数より最適予測関数を決定する手段、該最適予測関数を用いて予測信号を発生する手段、該予測信号と、入力された動画像信号とから予測誤差信号を得る手段、該入力される動画像信号を少なくとも1画面記憶する手段、該記憶手段出力の動画像信号と該入力される動画像信号とからフレーム差分信号を発生する手段、該フレーム差分信号に基づいて符号化しようとする画素が動き部分にあるか静止部分にあるか判定する手段、該判定結果に基づいて符号化しようとする画素が静止部分にある場合は、前記予測誤差信号に対して粗い量子化を行なえる量子化手段、

(5)

測関数である場合には、その領域の予測誤差信号に対して粗い量子化特性を適用して、雑音やサンプリングパルスのジッタに由来する情報の発生を抑圧する方式が考案された(特願昭58-016409号明細書)。この方式によれば、静止領域とみなされる領域と、動領域とみなされる領域では、異なる量子化特性が適用されるためすなわち動領域に対して粗い量子化特性を適用しないようにするため、これが適用された場合に生じるダーティウィンドウと呼ばれる汚れた窓を通して画像を見るような劣化が軽減される効果があった。しかしながらこの方式の場合、予測関数の選択に量子化誤差により歪んだ信号を用いているため静止領域に適した予測関数が選ばれる領域が必ずしも実際の静止領域とは対応しない場合があり、その結果、静止領域の中、あるいは動領域の中に、粗い量子化特性が適用される部分と細かい量子化特性が適用される部分が混在してしまい不自然な画質劣化を生じるという欠点があった。

(4)

を具備することを特徴とする動画像信号の予測符号化装置である。

(構成の詳細な説明)

本発明においては、第1に画面内の静止領域を判別することが必要である。そのためには、まず差分量子化誤差などの歪を含んでいない入力画面を記憶しこれを現在の画面との間に対応する同じ位置の画素の輝度振幅値の差、即ち差分信号を求める。この各画素毎の差分値は、たとえばランダムノイズなどによるレベル変動の影響もあり、必ずしもその絶対値が大きいからといって、その画素が動領域内の画素であるとは限らない。しかしランダムに発生する雑音は、ある大きさを持ったブロック、あるいは領域内で考えれば動領域、静止領域とではほぼ同様に発生しており従ってこの雑音に基づくフレーム差分値の絶対値をある大きさのブロックで積分すれば、その値はほぼ一定である。物体の動きにより生じるフレーム差分値の絶対値のブロック内積分値はこの雑音に基づく一定値に加算される。従ってある一定値に相当する閾

(6)

値を超える領域と超えない領域とで、動き領域と静止領域とを分離させることができる。あるいは、フレーム差分値がある値を超える画素を有意画素としこの有意画素の個数をブロック内で加算する、加算された有意画素の個数と設定された閾値との大小比較により、動き領域と静止領域に分離することができる。

本発明では、上述のような方法で分離された、背景などの静止領域に対しては、デッドゾーンと呼ばれる出力信号がゼロとなる入力信号の範囲を広げる粗い量子化特性を適用する(これをデッドゾーン制御と称する)、このデッドゾーン制御による粗い量子化は、大振幅の入力に対しては、何ら影響も与えない他制御情報を受信側に伝える必要がないなど、量子化ステップ制御とは根本的に異なる。

以上のような方法で、本発明は、動き領域での画質を損なうことなく雑音による情報の発生を抑えることができる。

(7)

いることができるがこれに限定されるものではない。また、この最適予測関数は画面内の動きを表わす動ベクトルに対応している。可変遅延回路14は、最適予測判定回路12から供給される最適予測方式により示される空間変位量に従って線1617を介してフレームメモリ16から供給される局部復号信号を可変遅延しこれを予測信号として減算器13と加算器17へ出力する。この可変遅延回路14の遅延量とフレームメモリ16と合わせた遅延量は、予測方式がフレーム間予測であるときは丁度1フレーム分に相当するようになっている。減算器13は入力画像信号と可変遅延回路14より供給されるおよそ1フレーム分遅延された画像信号との差分演算を行ない差すなわち予測誤差を算出して線1315を介して量子化回路15へ出力する。量子化回路15については、第2図を用いて後に詳述するが、予測誤差に対して量子化処理やサブサンプリングを行ない、これを線1500を介して不等長符号器19と加算回路17へ供給する。加算回路17は、量子化された予測誤差と可

(実施例)

第1図を用いて本発明の一実施例である動き補償付予測符号化装置を説明する。線1000を介して入力動画像信号はフレームメモリ10、最適予測判定回路12、減算器11・13へ供給される。フレームメモリ10は動画像信号1フレーム分記憶できるもので、入力動画像信号をおよそ1フレーム遅延させ線1011を介して減算器11へ線1012を介して最適予測判定回路12へ出力する。減算器11は入力動画像信号と、1フレーム時間遅延された過去の動画像信号のフレーム差分値を計算し線1115を介して量子化回路15へ出力する。最適予測判定回路12は入力動画像信号とフレームメモリ10から供給される画像信号とから予測誤差が最小となる予測関数を1個選択し、これを線1214を介して可変遅延回路14、線1213を介して量子化回路15、線1217を介して不等長符号器19へ供給する。この最適予測判定回路12は、前述の二宮の論文に記載された複数の画素からなるブロック単位で行なわれるものを用

(8)

変遅延回路14から供給される予測信号を加算して局部復号信号を算出しこれを内挿回路18へ出力する。内挿回路18は、制御信号発生器20から供給される制御信号がサブサンプリングを表わしているときはサブサンプルされた画素を隣接する画素を用いて内挿補間するが、これはたとえば両隣の画素の平均値を求める方式が用いられる。フレームメモリ16は内挿回路18から供給される局部復号信号をおよそ1フレーム分記憶するもので、これを線1617を介して可変遅延回路14へ出力する不等長符号器19は、線1500を介して供給される量子化された予測誤差信号、線1217を介して供給される最適予測関数をそれぞれに適した不等長符号を用いて圧縮符号化するが、制御信号発生器20から供給される制御信号も同時に符号化し、これらをバッファメモリ21へ出力する。バッファメモリ21は、不等長符号器19の出力符号の量が時間的に変動するので、これを一定速度の伝送路に対し、速度整合を行ない伝送路2000へ出力するほか、メモリの何れを使用中で

あるかを示す充足度を制御信号発生器20へ出力する。制御信号発生器20は、バッファメモリ21の充足度を常に監視しておりあらかじめ設定される符号化の制御単位時間毎に、充足度に、適応した制御信号を線2015を介して量子化回路15、内挿回路18、不等長符号器19へ出力する。たとえば、バッファメモリ21の充足度が非常に低いときは、密な量子化特性を用い、充足度が増すにつれて粗い量子化特性を用いるように量子化回路13へ出力するが、それでも充足度の増大が止まらない場合はサブサンプルを行なうようにする。次に量子化回路15について、第2図、第3図を用いて説明する。量子化回路15は、線1315を介して供給される予測誤差を量子化してその結果を線1500へ出力する。本実施例では、2組2種計4種類の量子化特性が用いられ、各々は変換回路133、134、135、136により実現されているものとする。これらの変換回路は読み出し専用メモリ(ROM)を用いると容易に実現できる。量子化特性の1例を第3図に示す。たとえ

(1)

閾値より小であるときはそのブロックは静止領域のブロック、それ以外のときは動領域のブロックであると判定を行なう。選択信号発生器139は線2015を介して供給される制御信号と判定回路137の結果から選択回路138における選択信号と、ゲート回路140に対するゲート信号とを発生し、それぞれ線1313、1318を介して供給する。選択回路138における選択が量子化特性の選択に対応する。

たとえば線2015から量子化特性が指定される場合には、判定回路137の判定結果に応じて、出力信号がゼロとなる入力信号の範囲(デッドゾーンと呼ばれる)の異なる2つの量子化特性のいずれかを選択することを選択回路138へ指定する。つまり判定結果が静止領域を示しているときは、デッドゾーンの広い量子化特性(第3図波線、デッドゾーンがB)たとえば変換回路134を選択させそれ以外のときは、デッドゾーンのせまい量子化特性(第3図実線、デッドゾーンがA)たとえば変換回路133の選択を指示する。

(13)

ば第3図実線は133、波線は134の特性を示している。第2図の4種の変換回路133~136の変換出力は選択回路138により1個だけ選択されゲート回路140へ出力される。フレーム差分加算回路は、たとえば第1図12の最適予測判定回路が用いられるブロックの単位で線1115を介して供給されるフレーム差分絶対値のブロック内総和あるいは、絶対値がある値より大であるフレーム差分を生じる画素の個数(有意画素数)を計算し、これを判定回路137へ供給する。ノルム計算器132は線1213を介して供給される最適予測関数(動ベクトル)のノルムを計算し、判定回路137へ供給する。判定回路137は、フレーム差分の絶対値のブロック内総和あるいは有意画素数とし動ベクトルのノルムとを各々設定された閾値と大小比較し対象とするブロックが動領域であるか静止領域であるかを判定し、その結果を選択信号発生器139へ出力する。たとえば、動ベクトルのノルムが小でかつフレーム差分絶対値のブロック内総和あるいは有意画素数がやはり

(12)

次に線2015により、サブサンプリングが指定された場合を説明するサブサンプルの場合、間引かれる符号化されない画素に対してはゲート回路140では量子化出力をゼロにし符号化される画素に対しては入力をそのまま出力とする。即ち、ゲート回路140へ供給されるゲート信号が間引きの実行/停止を制御する。

本実施例では最適予測関数を表わす情報を伝送する場合を例にとって説明したが、符号化済の画素のみを用いて最適予測関数を検出する場合にはこの情報は伝送する必要がない。

(発明の効果)

以上詳しく説明したように本発明によれば、動き領域の画質を損うことなく、雑音等による情報の発生を抑圧することができ、実用に供することの効果は極めて大きい。

4. 図面の簡単な説明

第1図、第2図は本発明に係る予測符号化装置を説明するためのブロック図、第3図は量子化特

性の一例を示す図である。

図において、10、16はフレームメモリ、11、13は減算器、12は最適予測判定回路、14は可変遅延回路、15は量子化回路、17は加算器、18は内挿回路、19は不等長符号器、20は制御信号発生器、21はバッファメモリ、131はフレーム差分加算回路、132はノルム計算器、133～136は変換回路、137は判定回路、138は選択回路、139は選択信号発生器、140はゲート回路である。

代理人 弁理士 内原



(15)

才 1 図

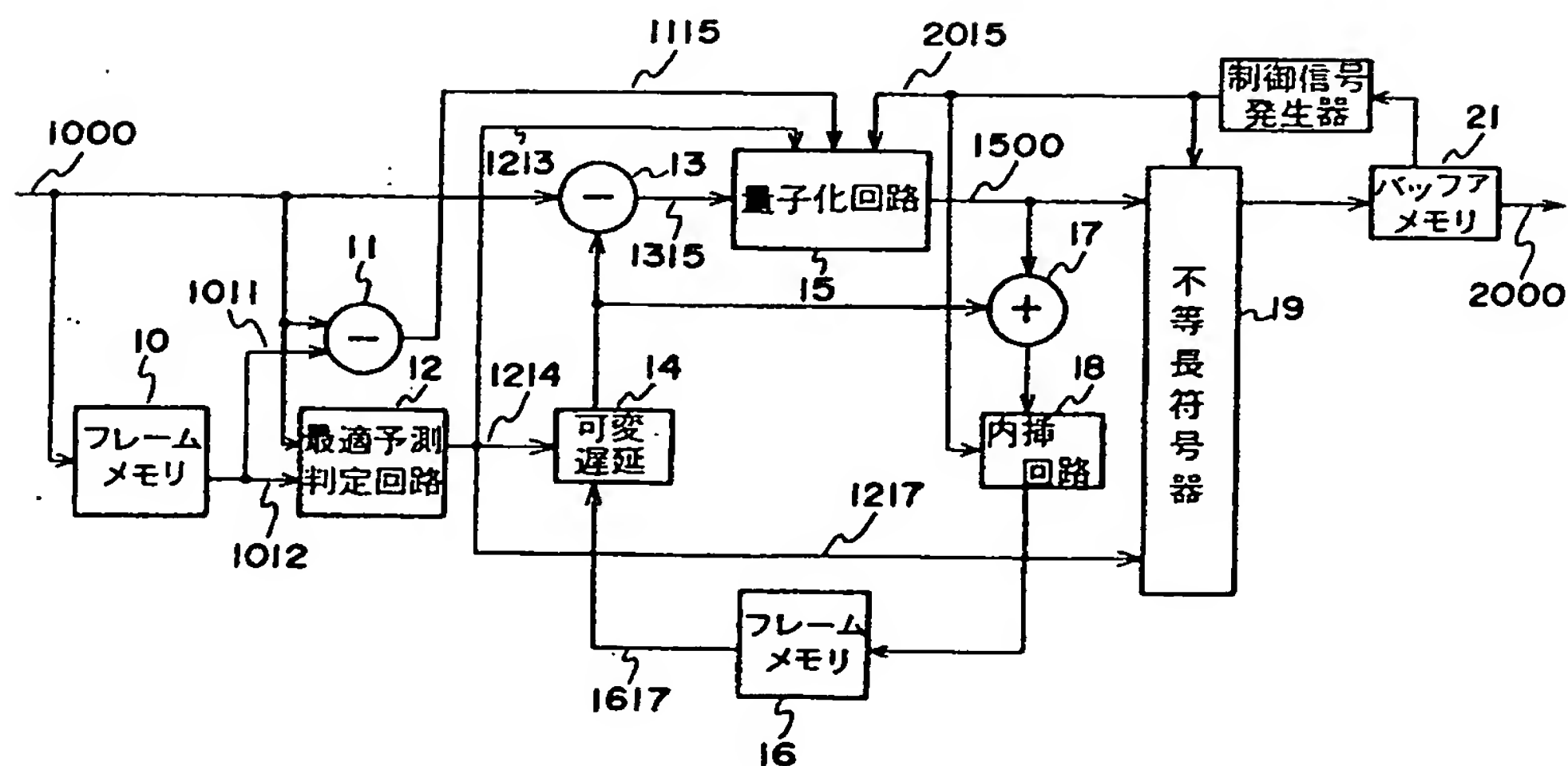


図 2

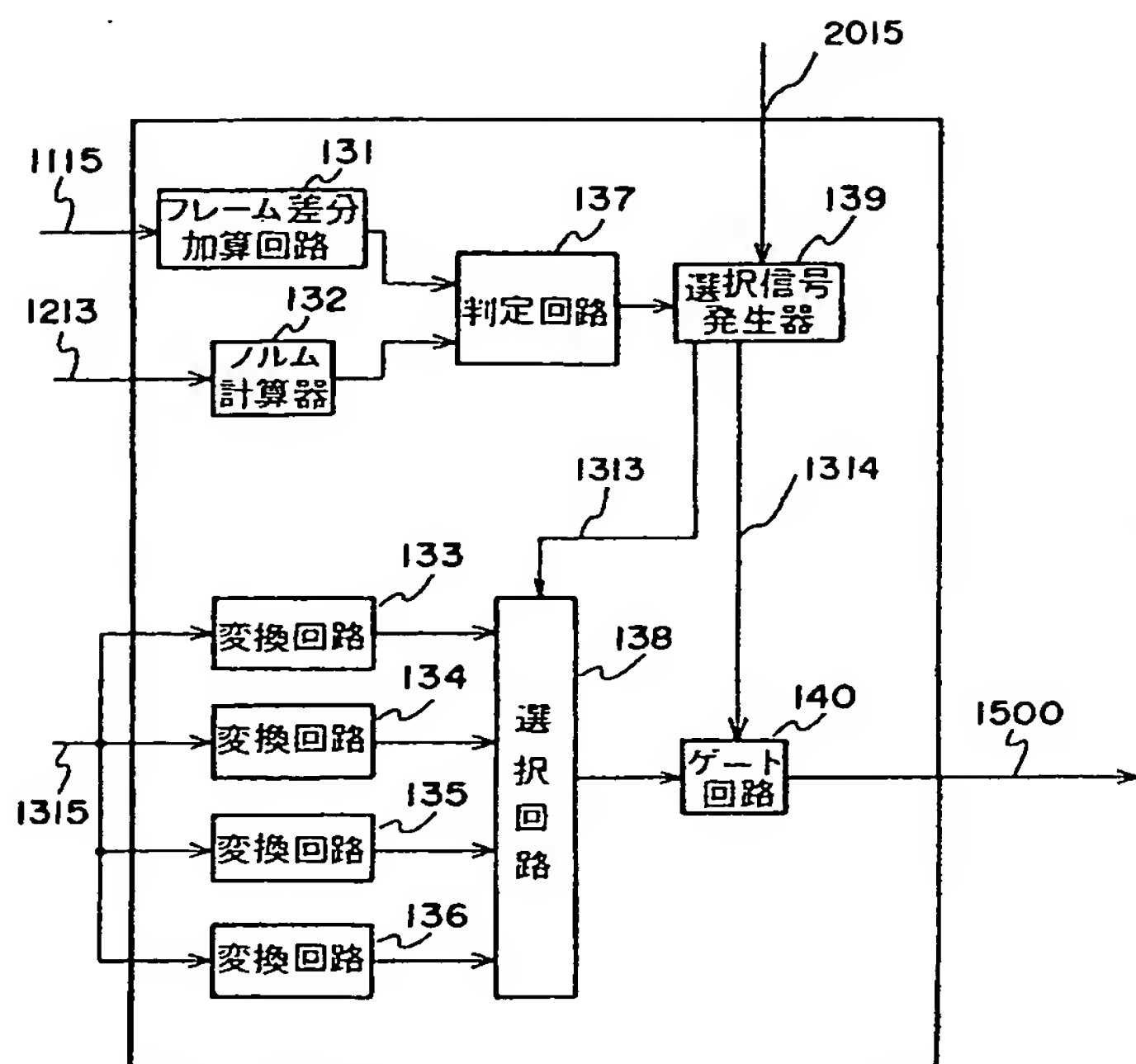


図 3

